

⑫ 公開特許公報 (A)

昭62-223727

⑤ Int. Cl. 1.

G 02 F 1/133  
G 09 F 9/30

識別記号

3 2 7

庁内整理番号

8205-2H  
6731-5C

④公開 昭和62年(1987)10月1日

審査請求 未請求 発明の数 1 (全 3 頁)

⑤発明の名称 液晶パネル

②特 願 昭61-66418

②出 願 昭61(1986)3月25日

⑦発 明 者 荒 木 亮 輔 諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑪出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号  
会社

⑦代理人 弁理士 最上 務 外1名

**明 細 書**

## 1. 発明の名称 液晶パネル

## 2 特許請求の範囲

データ線とタイミング線が格子状に配置され、データ線とタイミング線の交点に1対の画素電極とトランジスタが配置された基板を一方の基板とした液晶パネルにおいて、各画素電極はタイミング線及びデータ線の上層に形成され、かつ各画素電極間の分離が平面的に見て少なくともタイミング線上あるいはデータ線上、もしくは両方の上で行われていることを特徴とする液晶パネル。

### 3. 発明の詳細を説明

〔産業上の利用分野〕

本発明はトランジスタを格子状に形成したいわゆるアクティブマトリクス基板を用いた液晶パネルの電極構造に関する。

〔從來技術〕

従来のアクティブマトリクス基板は、SID  
83 DIGEST P156の様に画素電極  
14とデータ線13とを同時に形成し、第2図に  
平面図を示したようにデータ線13と画素電極  
14は平面的に隣接を有している。

また、第3図に示すようにタイミング線12と画素電極14を同時に形成していた。第3図はアモルファスシリコントランジスタの一般的な構造であり、ゲート22上にゲート絶縁膜23、アモルファスSi121の順に形成してある。画素電極14とトランジスタとはメタル24で接続されておりメタル24及びデータ線13がそれぞれドレイン、ソースを形成している。

以上のようなアクティブマトリクス基板と透明導電膜による電極形成した基板とをそれぞれ配向処理したのち所定の間隔を保持して、その隙間に液晶を封入して液晶パネルとなしていた。

〔発明が解決しようとする問題点〕

しかし前述の従来技術では画素電極とタイミング線やデータ線との間に形成された間隙のため、

画素電極の占有率が低下し、このために液晶パネルのコントラスト比が低下したり、透過率が低下したりする。また画素電極とタイミング線やデータ線が小さな間隙を有し、これらの間で電界を生じ、この電界が、液晶を制御している画素電極と対向電極の間の電界に比べ無視出来ない強さになつたり、あるいは部分的に支配的になつたりする。この電界によつて画素電極周辺の液晶はその影響を受け、制御性を失う。これらの影響を受ける領域を遮光する方法が1つの方法として考えられるが、画素電極の占有率がさらに低下してしまふ。

そこで本発明はこのような問題点を解決するもので、その目的とするところは、画素占有率を高め、データ線やタイミング線から液晶が影響を受けない、高コントラストかつ高透過率の液晶パネルを提供することにある。

#### 〔問題を解決するための手段〕

本発明の液晶パネルは、液晶パネルを構成するアクティブマトリクス画素電極をデータ線及びタイミング線の上層に絶縁膜をはさんで形成され

位置に開口部を形成し、さらにソース線3を形成する。ゲート電極配線2及びソース線3はそれぞれタイミング線2、データ線3であり、タイミング線2及びデータ線3が格子状に形成され、その交点にトランジスタを形成したいわゆるアクティブマトリクス基板となる。なおソース線及びゲート電極配線は遮光性を有する導電性物質(Ta, Mo, W, Ti, Alといった金属もしくはそれらにSiを含む金属さらには不純物により抵抗を下げたSi等)にすればさらに効果がある。このアクティブマトリクス基板上に層間絶縁膜を形成し所定の位置に開口を形成し、ITO(Indium-Tin-Oxide)等の透明導電膜により画素電極4を形成する。このとき各画素電極間の絶縁のためのスペースSはゲート電極配線(タイミング線2)及びソース線(データ線3)上に形成する。この後必要に応じてDC成分を除去する絶縁膜を形成する。

以上の基板を液晶パネルのパネル組立てで行われる通常の工程に従つて、配向処理を行い、対向基板として透明導電膜による電極形成した絶縁基

かつ各画素電極間の分離のための画素電極の間隙は平面的に見てタイミング線とあるいはデータ線ともしくはその両方の上に形成されていることを特徴とする。

#### 〔作用〕

本発明の上記の構成によれば、タイミング線やデータ線との分離のために平面的な間隙を必要とせず、タイミング線やデータ線の配線部とトランジスタの素子領域以外は全て画素有効領域となる。

さらにまた配線からの電界の影響は、画素電極の分離を配線上で行うことで電界の横への拡がりをおさえることが出来る。

#### 〔実施例〕

第1図は本発明の実施例における液晶パネルのアクティブマトリクス基板の主要平面図と主要断面図を示す。

絶縁基板上にSi薄膜1を所定の形状にした後、ゲート絶縁膜、ゲート電極配線を行う。ゲート電極をマスクとしてイオン注入によりソース・ドレイン形成を行つた後、層間絶縁膜形成し所定の位

置(場合によつてはカラーフィルタを形成した基板)を配向処理して、液晶を封入して液晶パネルとなす。

#### 〔発明の効果〕

以上述べたように本発明によれば、液晶パネルの性能を大巾に向上できる。第1図及び第2図を比較して見れば、従来の構造では第2図のように画素電極の間隙16から光がもれるためコントラストは大巾に低下する。第2図の場合19.7%の漏れ光がある。これを防ぐため対向基板に隙間16に相当する部分に遮光すると透過率は41.5%となる。この構造の場合、ゲート線やソース線の影響で画素電極の周辺の液晶が制御出来なくなりコントラストの低下率画質の劣下の原因となる、また対向基板とアクティブマトリクス基板との位置合せを考慮すると第2図の破線領域まで遮光を必要とする。このため液晶パネルの透過率は28.7%と大巾に低下する。一方本発明の構造によれば第1図の例の場合61.7%の透過率を有ししかもアクティブマトリクス基板のデータ線及びゲ

ト線を遮光膜として利用していることから、合せずれもなくもれ光はない。またさらにデータ線やタイミング線の電界の影響も画素電極を第4図のように絶縁膜43をはさんでデータ線3(タイミング線の場合も同様)上に画素電極4を1部重なるようにすることで液晶41へのデータ線の影響をおさえるとともに画素電極スペースSからの電界による液晶の乱れはデータ線により遮光され画質への影響を防いでいる。第4図中の破線はソース線3による電界が画素電極4と対向電極42による電界への影響を示す例である。

以上のように本発明により液晶パネルの透過率を大巾に改善出来るとともにもれ光を防ぐことが出来コントラスト比をはじめ液晶パネルの性能を大巾に改善出来る。

#### 4. 図面の簡単な説明

第1図は本発明による液晶パネルのアクティブマトリクス基板の一実施例を示す主要平面図。

第2図は従来の液晶パネルのアクティブマトリ

クス基板の主要平面図。

第3図は従来の液晶パネルのアクティブマトリクスの一例を示す主要断面図。

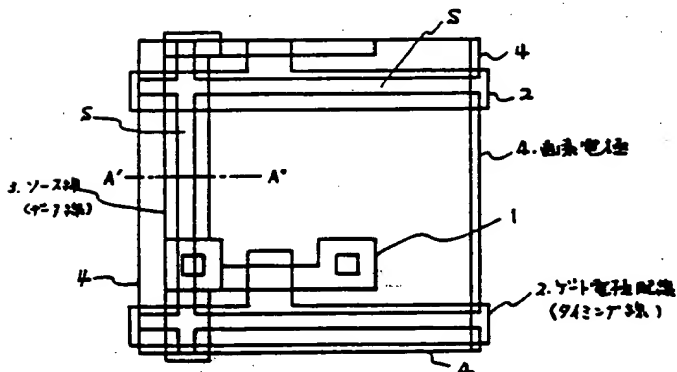
第4図は本発明の構造によるデータ線の電界への影響を示す断面図。

3, 13……データ線、 2, 12……タイミング線  
4, 14……画素電極

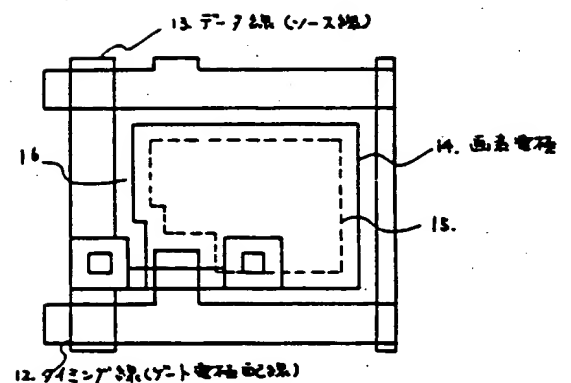
以上

出願人 セイコーエプソン株式会社

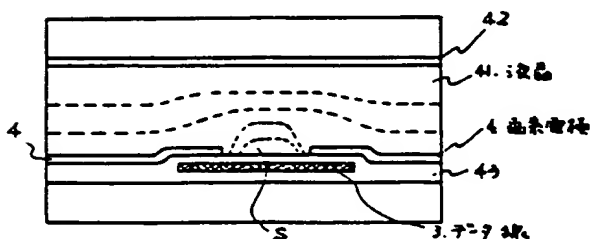
代理人弁理士 最上 務 他1名



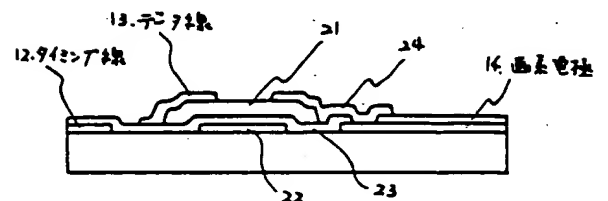
第1図



第2図



第4図



第3図

**THIS PAGE BLANK (USPTO)**